

JP408251183A

Sep. 27, 1996
CONTROLLER FOR ATM SWITCH

L8: 1 of 3

INVENTOR: NISHIO, MASAYA
APPLICANT: SUMITOMO ELECTRIC IND LTD
APPL NO: JP 07050057
DATE FILED: Mar. 9, 1995
INT-CL: H04L12/28; H04Q3/00

ABSTRACT:

PURPOSE: To efficiently assign the control table index of a virtual path identifier(VPI) and a virtual channel identifier(VCI) without causing the waste of a memory by converting the VPI and the VCI contained in an ATM cell inputted to each port of the ATM switch into the VPI and the VCI corresponding to the index of a registration table.

CONSTITUTION: The ATM switch 1 and a controller 3 for the ATM switch are provided with a VPI and a VCI conversion tables $T<SB>c</SB>$ and $T<SB>s</SB>$, and the registration of the VPI, the VCI and a port number is executed in accordance with the index order of the registration table $T<SB>a</SB>$ of the controller 3 for the ATM switch. Thus even if the ATM cell having any combination of a VPI and a VCI numbers is inputted from any port of the ATM switch 1, the conversion tables $T<SB>c</SB>$, $T<SB>s</SB>$ can be converted. Accordingly, the registration table $T<SB>a</SB>$ becomes full in regular order, and the waste of the memory in which the registration table $T<SB>a</SB>$ is set can be eliminated.

COPYRIGHT: (C)1996, JPO

BEST AVAILABLE COPY

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-251183

(43)公開日 平成8年(1996)9月27日

(51) Int.Cl.
H04L 12/28
H04Q 3/00

識別記号 廈門整理番号
9468-5K

PI
H04L 11/20
H04Q 3/00
H04L 11/20

技術表示圖所

参考請求 未請求 請求項の数 1 OL (全 7 頁)

(21)出願番号 特許平7-50057

(22) 出願日 半成 7 年(1995) 3 月 9 日

(71) 出圖人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 究明者 西尾 品也

大阪市此花区島屋一丁目1番3号 住友電
気工業株式会社大阪製作所内

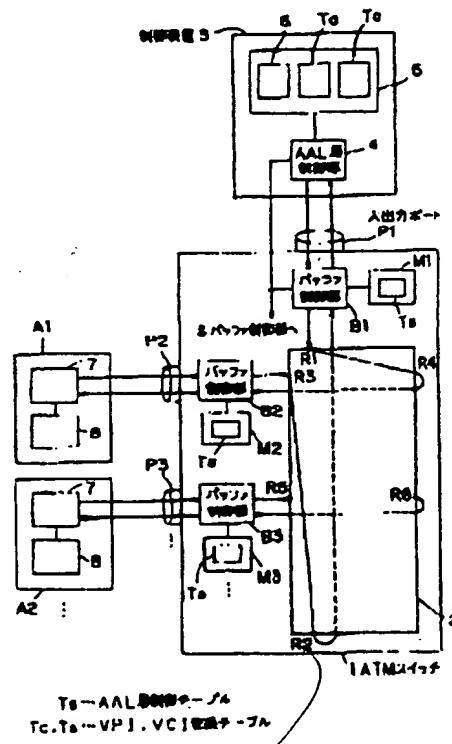
(74) 代理人 井理士 亀井 弘勝 (外1名)

(54) [発明の名称] ATMスイッチ用制御装置

(57) (要約)

【構成】制御装置3によりATMスイッチ1のVP1、VC1変換テーブルTsによって、ATMスイッチ1に
入力されたATMセルに含まれるVP1及びVC1を、
制御装置3の登録テーブルTaのインデックスに対応し
た仮VP1及び仮VC1に変換する。制御装置3のVP
1、VC1変換テーブルTcによって、仮VP1及び仮
VC1を元のVP1と、VC1と、ポート番号に変換す
る。

【効果】どんなVPI、VC1番号の組み合せをもったATMセルがATMスイッチャのどのポートから入力されても、変換テーブルTs、Tcで変換することができ、登録テーブルTaが順に詰まっていき、メモリの無駄を省くことができる。



【特許請求の範囲】

【請求項1】 ATM (非同期転送モード) における、 VP (仮想バス識別子) 及び VCI (仮想チャネル識別子) の登録テーブルが設けられた ATMスイッチ用制御装置において、

VP Iと、 VCIと、 ATMスイッチのポート番号とを前記登録テーブルのインデックス順に対応する VP I 及び VCI に変換する第一変換テーブルを、 ATMスイッチまたは前記ATMスイッチ用制御装置内のメモリ上に設定する第一変換テーブル設定手段と、

前記登録テーブルのインデックス順に対応する VP I 及び VCI を、 元の VP I と、 VCI と、 ATMスイッチのポート番号とに変換する第二変換テーブルを、 前記 ATMスイッチ用制御装置または前記 ATMスイッチ内のメモリ上に設定する第二変換テーブル設定手段と、 を備えたことを特徴とする ATMスイッチ用制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、 情報通信における非同期転送モード (Asynchronous Transfer Mode: 以下、 ATM という) を使用した ATMスイッチの制御装置に関するものである。

【0002】

【従来の技術】 LAN (Local Area Network) 同士の高速通信や、 同一端末に上るデータ、 ファクシミリ通信、 映像などの通信が可能な、 いわゆるマルチメディア通信では、 より高速なデータ通信が必要とされている。 そこで、 そのような高速データ通信が可能な広帯域サービス統合ディジタル網 (Broadband aspects of Integrated Services Digital Network: 以下、 B-ISDN という) が、 各国の通信網業者を中心で研究されている。

【0003】 この B-ISDN が実現可能な技術背景には、 光ファイバの伝送技術の発展の他に、 前記 ATM 技術がある。 ATM における通信の特長は、 送ろうとするディジタル情報をセルと呼ばれる一定の長さのゾロックを一単位として転送することである。 セルは、 データ 48byte と、 あて先などの情報が含まれるヘッダ 5byte との合計 53byte で構成されている (図 5 参照)。 ATM は全ての情報を固定長のセルの形式で送るために、 転送する情報が多いときには高速、 少ないときには低速、 というふうに速度を可変して通信することができる。

【0004】 また、 ATM では、 複数の端末装置が個々に送信するセルは、 一つの回線を共用して送られるので、 送り側の端末装置にとっては、 あたかも自分自身の専用回線があるのと区別がつかない。 したがって、「仮想的な」 回線があると考えることができ、 このような回線を仮想チャネル (Virtual Channel: 以下、 VCI という) と呼ぶ。 また、 このいくつかの仮想チャネルをまとめたものを仮想バス (Virtual Pass: 以下、 VP という) という。

【0005】 VC 及び VP には、 個々のセルを識別するための情報としてそれぞれ個別番号が与えられる。 その番号をそれぞれ仮想バス識別子 (Virtual Pass Identifier: 以下、 VP I という) 、 仮想チャネル識別子 (Virtual Channel Identifier: 以下、 VCI という) という。 これらは、 前述のセルのヘッダの中に含まれている。

【0006】 セルのヘッダの 5byte のうち、 VCI は 16bit が割り当てられているので、 一つの VP に $2^{16} = 65,536$ 個の VC を多重化できる。 さらに、 VP I には、 8bit が割り当てられているので、 $2^8 = 256$ 個の VP が存在する。 具体的には、 VC を設定する際、 ATM のセルの VC の番号とあて先をダイヤル信号など (シグナリングという) により、 網内に登録する。 登録した VC 番号のセルが網内に到着したら、 そのつど、 当該のあて先に振り分けられる。

【0007】 VC の経路を振り分けるには、 ATMスイッチが用いられる。 ATMスイッチは、 交換器に相当するもので、 複数の入出力ポートをもち、 セルのヘッダに含まれる VP I 、 VCI の数値に従ってスイッチ回路をオン、 オフして、 相手先回線への経路を作成するものであり、 このような制御を、 ルーティング制御という。 また、 ATMスイッチには、 ATMスイッチを初期化したり、 前記のルーティング制御を実施するためのルーティング・テーブルを提供したりする ATMスイッチ用制御装置が接続される。 この ATMスイッチ用制御装置は、 ATM における一つの端末装置として考えてもよく、 この ATMスイッチ用制御装置自身で別の端末装置との通信が可能である。

【0008】 ATM における端末装置には、 プロトコルの階層のうち、 AAL (ATM Adaptation Layer: ATMアダプテーション・レイヤ) 層において制御を司る機能をもった、 市販されている AAL・ATM 層 LSI と呼ばれる LSI が用いられる場合が多い。 ATMスイッチ用制御装置は ATM における一つの端末装置として考えられるため、 ATMスイッチ用制御装置にも前記の AAL・ATM 層 LSI が用いられる。 AAL・ATM 層 LSI は、 論理回路で構成されるハードウェアであるために、 後述する VP I 番号及び VCI 番号の制御テーブルに関する制約がある。 この制約は、 ATM における端末装置や ATMスイッチ用制御装置が、 AAL・ATM 層 LSI を用いる以上避けられないことである。

【0009】 この ATMスイッチ用制御装置から別の端末装置に送られる、 または ATMスイッチの複数のポートから入力されこの ATMスイッチ用制御装置で受信される ATMセルの VP I 番号及び VCI 番号は、 一旦、 ATMスイッチ用制御装置のメモリ内にある制御テーブルに登録される。 このテーブルに登録される VP I 番号及び VCI 番号は、 例えば、 テーブル・インデックスの 0 には VP I = 0, VCI = 0, 1 には VP I = 0, V

C1=1, 2にはVP1=0, VC1=2、というようにAAI・ATM層LSIの制限で昇順に割り当てなければならない。

【0010】

【発明が解決しようとする課題】しかし、このテーブルの割り当てでは、全てのVP1, VC1の組み合わせを考えた場合、65, 536×256個のテーブル・インデックス数が必要となる。さらに、AAI・ATM層LSIは、ATMスイッチのポート数において、前記のテーブル・インデックス数につきサポートしなければならない。しかし、LSIの仕様やメモリの制限から、実際のATMスイッチ用制御装置において有することできるテーブル・インデックス数は限られたものになる。したがって、登録できるVP1及びVC1の数も制限されることになる。

【0011】例えば、VP1及びVC1の、メモリに登録可能なテーブル数は2048個とする。VP1を基準にして考えると、VP1は最大数の256個を設定する場合、テーブル数は2048個のため、一つのVP1につき8個のVC1しか設定できない(図6参照)。したがって、ユーザにおいて使用するVP1及びVC1の範囲を予め設定しておかなければならず、使用するVP1及びVC1は実質的に制限されることになる。

【0012】また、仮にVP1を1個、例えばVP1=0に固定したとすると、登録可能なテーブル数は2048個なのでVC1は2048個を設定できる。テーブルへの登録は昇順にされるため、テーブル番号0にVP1=0, VC1=0、テーブル番号1にVP1=0, VC1=1と順々に設定されていく。しかし、仮に実際のATM・セルとして使用されるVP1及びVC1番号がVP1=0, VC1=2047の場合でも、VC1=0から昇順に登録されるので、テーブル番号0~2046のテーブルも登録されることになる(図7参照)。これは、メモリの制御、運用においては大変、無駄なことになる。

【0013】そこで、本発明の目的は、上述の技術的課題を解決し、ATMスイッチとATMスイッチ用制御装置にVP1, VC1の変換テーブルをもうけ、メモリの無駄がなく効率よくVP1及びVC1の制御テーブル・インデックスを割り付けることのできるATM用端末装置を提供することである。

【0014】

【課題を解決するための手段】前記の目的を達成するためのATMスイッチ用制御装置は、ATMにおける、VP1及びVC1の登録テーブルが設けられたATMスイッチ用制御装置において、VP1と、VC1と、ATMスイッチのポート番号とを前記登録テーブルのインデックス順に対応するVP1及びVC1に変換する第一変換テーブルを、ATMスイッチまたは前記ATMスイッチ用制御装置内のメモリ上に設定する第一変換テーブル設

定手段と、前記登録テーブルのインデックス順に対応するVP1及びVC1を、元のVP1と、VC1と、ATMスイッチのポート番号とに変換する第二変換テーブルを、前記ATMスイッチ用制御装置または前記ATMスイッチ内のメモリ上に設定する第二変換テーブル設定手段と、を備えたことを特徴とするものである。

【0015】

【作用】前記の構成によれば、ATMセルが端末装置からATMスイッチ用制御装置に送られる場合は、ATMスイッチ用制御装置によりATMスイッチのメモリに設定されたVP1, VC1変換テーブルによって、ATMスイッチの各ポートに入力されたATMセルに含まれるVP1及びVC1を、ATMスイッチ用制御装置の登録テーブルのインデックスに対応したVP1及びVC1(以下、「仮VP1」「仮VC1」という。)に変換する。

【0016】仮VP1及び仮VC1は、ATMスイッチ用制御装置の登録テーブルを介して、ATMスイッチ用制御装置のメモリに設定されたVP1, VC1変換テーブルによって、仮VP1及び仮VC1を元のVP1及びVC1に変換する。同時に、ATMセルには、ATMセルの入力されたATMスイッチのポート番号が付随する。

【0017】また、逆にATMセルが、ATMスイッチ用制御装置から端末に送信される場合は、VP1, VC1、及びポート番号をATMスイッチ用制御装置のメモリに設定されたVP1, VC1変換テーブルによって、ATMスイッチ用制御装置の登録テーブルのインデックスに対応した仮VP1及び仮VC1に変換する。仮VP1及び仮VC1は、ATMスイッチ用制御装置の登録テーブルを介して、ATMスイッチ用制御装置によりATMスイッチのメモリに設定されたVP1, VC1変換テーブルによって、仮VP1及び仮VC1を元のVP1及びVC1に変換する。そして、ATMセルは、送信すべきポートから出力される。

【0018】

【実施例】以下に、本発明の実施例を、添付図面を参照して詳細に説明する。図1は、ATM用端末装置及びATMスイッチの接続構成を示すブロック図である。ATMスイッチ1は、複数の人出力ポートP1, P2, …を備え、各入出力ポートには、ATMセルのVP1, VC1を変換するバッファ制御部B1, B2, …が接続される。各バッファ制御部には、VP1, VC1の情報を書き込むルーティング・テーブル・メモリM1, M2, …が備えられ、このルーティング・テーブル・メモリM1, M2, …には、本発明の特徴であるVP1, VC1変換テーブルTs(以下、変換テーブルTsという。)が含まれている。また、ATMスイッチ1は、VP1, VC1番号によって、ATMセルの行き先をハードウェアで振り分けるルーティング部2を有する。

【0019】入出力ポートP1にはATMスイッチ1用の制御装置3が接続され、この制御装置3には、AAL (ATM Adaptation Layer: ATMアダプテーション・レイヤ)層インターフェースを提供するAAL層制御部4、メモリ5を有する。また、入出力ポートP2, P3, …には、一般的な端末装置A1, A2, …がつながれる。

【0020】制御装置3は、VPI, VCIの制御、管理を行っており、ATMスイッチ1の各入出力ポートP1, P2, …に対応して備えつけられた各バッファ制御部B1, B2, …に制御信号を送り、バッファ制御部を初期化したり、VPI, VCIの交換情報を提供したりする機能をもつ。制御装置3のメモリ5には、ユーザーのアプリケーション・ソフトG、AAL層制御テーブルTa (以下、制御テーブルTaという。)、本発明の特徴であるVPI, VCI交換テーブルTc (以下、交換テーブルTcという。)などが含まれている。

【0021】一般的な端末装置とは、制御装置3と同様にAAL層インターフェースを提供するAAL層制御部4を持つが、本発明におけるVPI, VCI交換テーブルTcを持たない端末装置とする。端末装置A1, A2, …は、AAL層制御部7、メモリ8で構成されている。このように、通常、ATMスイッチは制御装置によって制御され、ATMスイッチ1台には、制御装置が必ず1台接続される。また、制御装置3は、本ネットワークにおける一つの端末装置としての機能も持ち合わせており、別の端末装置A1, A2, …との通信が可能である。

【0022】次に、本実施例におけるATMセルの通信手順を説明する。まず、端末装置A1から制御装置3にATMセルが送信される場合を説明する。ATMセルが送られる前には、次の手順を踏む。すなわち、端末装置間の1:1通信の場合、送信側の端末装置から本来のデータ(ATMセル)を送る前に、予め受信側の端末装置を呼び出しておく。受信側の端末装置は、送信側の端末装置からの呼び出し信号がとどくと、通信可能であることを送信側の端末装置に返答信号として送る。送信側の端末装置はこの返答信号を確認し、端末装置間で本来のデータが、ATMセルにして送られる。このような手順は、シグナリング手順と呼ばれる。

【0023】端末装置A1からATMスイッチ1の入出力ポートP2に入力されるATMセルには、UNIにおいては、そのヘッダ内にVPI、VCIを規定するVPI、VCI番号 (以下、実VPI、実VCI番号という。)が付けられている。ここで、各入出力ポートに入力されるATMセルは、例えば、全て、実VPI番号=123、実VCI番号=45, 678であるとする。そうすると、ATMセルを受信する制御装置3では、一つのATMセルがどの端末装置から送られたATMセルなのかが判別できなくなる。

【0024】そこで、各入出力ポートに入力されるATMセルの実VPI番号及び実VCI番号を、入出力ポートが識別できるように別のVPI番号及びVCI番号に変換する必要がある。本実施例では、直接、この別のVPI番号及びVCI番号にポート情報を含ませるのではなく、一旦、制御装置3の制御テーブルTaのインデックスに対応したVPI番号及びVCI番号に変換する。この変換は、制御装置3より与えられた変換情報によって、ATMスイッチ1のルーティング・テーブル・メモリ内に設けられる変換テーブルTsに基づいて実施される。

【0025】具体的には、実VPI番号=123、実VCI番号=45, 678をヘッダ内に持ったATMセルは、端末装置A1からATMスイッチ1の入出力ポートP2に到着する。ATMスイッチ1のルーティング・テーブル・メモリM2内の変換テーブルTsにおいて、実VPI番号は任意の固定値、例えば「1」に、また実VCI番号は、制御装置3の制御テーブルTaのインデックスを示す、例えば「1」に変換される (図2参照)。この場合のVPI番号及びVCI番号を、それぞれ、仮VPI番号及び仮VCI番号と呼ぶ。この変換は、ATMセルが入出力ポートに到着したらそのつど、変換テーブルTsによって実VPI番号及び実VCI番号を、制御テーブルTaのインデックスに対応した、仮VPI番号及び仮VCI番号に変換していく。

【0026】したがって、変換テーブルTsは、実VPI番号及び実VCI番号の全ての組み合わせに対応するためのテーブルを備えている。次に、変換された仮VPI、仮VCI番号をもつATMセルは、ルーティング部2に入力され、その仮VPI、仮VCI番号によって、指定された入出力ポートを選択する。例えば、ルーティング部2の入力端子R3から入力されたATMセルの経路は、出力端子R2に接続され、ATMセルはポートP1を経由して制御装置3に向かう。

【0027】次に、制御装置3に入力されるATMセルの仮VPI番号及び仮VCI番号は、制御装置3の制御テーブルTaに登録される。尚、制御テーブルTaのインデックスは、制御装置3のAAL層制御部4によって割り付けられ、インデックス0には、仮VPI=1 (固定値) 及び仮VCI=0、インデックス番号1には仮VPI=1、仮VCI=1というように割り当てられる (図3参照)。

【0028】制御装置3のメモリ内に設けられた変換テーブルTcにおいて、制御装置3によって、さらにATMセルの仮VPI、仮VCI番号は、実VPI、実VCI番号に変換される。例えば、ATMスイッチ1内の変換テーブルTsにおいて、仮VPI=1、仮VCI=0に変換されたATMセルは、変換テーブルTcのインデックス0でATMスイッチ1に入力される前のVPI、VCI番号である実VPI番号=123、実VCI番号

-45, 678に戻される(図4参照)。さらに、このテーブルには、ATMセルがやってきたポート番号1の情報が含まれる。

【0029】これらの変換テーブルTcに登録されたポート番号、実VP1番号、及び実VC1番号を参照して、制御装置3内のユーザーのアプリケーション・ソフト6によって、当該ATMセル内のデータが処理される。このように、従来、制御装置3の制御テーブルTaは、メモリサイズの制約、VP1、VC1の昇順にする登録規定などで、VP1、VC1の登録に制限があったり、無駄の多いテーブル割り付けを行っていた。しかし、ATMスイッチと制御装置にそれぞれ変換テーブルTs、Tcを備え、実VP1及び実VC1番号を制御テーブルTaのインデックスに対応して、仮VP1及び仮VC1番号に変更することにより、制御テーブルTaのインデックス順にVP1及びVC1番号が登録される。上って、どんなVP1、VC1の組み合わせがATMセルに含まれてATMスイッチに入力されても対応することができ、また、制御装置のメモリの無駄を省くことができる。

【0030】次に、制御装置3から端末装置A1にデータが送られる場合を説明する。この制御装置3からの端末装置A1への通信においても、上述した制御装置3内の変換テーブルTc、制御テーブルTa、及びATMスイッチ1内の変換テーブルTsを用い、ATMセルの実VP1及び実VC1番号を各テーブルで、変換していく。

【0031】制御装置3においては、ユーザーのデータ送信命令が発生する。送信命令には、実VP1番号、実VC1番号、及び受信側の端末装置が接続されているポート番号を設定しておく。これらの設定された各番号は、制御装置3のメモリ5内に備えられる変換テーブルTcによって、仮VP1及び仮VC1番号に変換される。例えば、ポート2に出力したいATMセルの実VP1番号=123、実VC1番号=45、678は、仮VP1番号を任意の固定値の1に、また仮VC1番号を、制御装置3の制御テーブルTaのインデックスを示す、0に変換される。

【0032】次に、変換されたATMセルの仮VP1及び仮VC1番号は、制御装置3の制御テーブルTaのインデックスに対応して、登録される。制御テーブルTaの各インデックスは、インデックス0から順に仮VC1番号の昇順に設定されている。そして、ATMセルは、入出力ポートP1よりATMスイッチ1内のバッファ制御部B1に入力される。この入出力ポートP1に対応したルーティング・テーブル・メモリM1内の変換テーブルTsによって、仮VP1番号及び仮VC1番号は、実VP1番号、実VC1番号、及び入出力ポート情報に変換される。

【0033】ルーティング部2は、指定された入出力ポートを選択する。例えば、この場合は、ルーティング部

2の入力端子R1に入力されたATMセルは、出力端子R4に接続され、ポートP2より出力される。したがって、ATMセルはその入出力ポートを経由して、送信すべき端末装置への送信においても、実VP1及び実VC1番号を制御テーブルTaのインデックスに対応して、仮VP1及び仮VC1番号に変更することにより、制御テーブルTaのインデックス順にVP1及びVC1番号が登録される。よって、どんなVP1、VC1の組み合わせがATMセルに含まれてATMスイッチに入力されても対応することができ、また、制御装置のメモリの無駄を省くことができる。

【0034】本実施例では、端末装置間の1:1通信、いわゆるポイント・ツー・ポイント通信について記述したが、本発明は、一つの端末装置(送信側)からn台の端末装置に送信する1:n通信(ポイント・ツー・マルチポイント通信)においても、適用可能である。例えば、制御装置から端末装置への通信の場合、例えば、入出力ポートP1の変換テーブルTsにおいて、ATMスイッチの機能により、制御装置から送信されるATMセルをコピーし、各出力ポートに同じATMセルを送信する。

【0035】

【発明の効果】以上のように、本発明のATMスイッチ用制御装置によれば、ATMスイッチとATMスイッチ用制御装置にVP1、VC1変換テーブルを設け、ATMスイッチ用制御装置の登録テーブルのインデックス順に対応して、VP1、VC1、及びポート番号の登録を実施することによって、どんなVP1、VC1番号の組み合わせをもったATMセルがATMスイッチのどのポートからに入力されても、変換テーブルで変換することができる。

【0036】よって、登録テーブルが順に詰まっている、登録テーブルが設定されるメモリの無駄を省くことができ、効率のよいメモリの割り付けができる。

【図面の簡単な説明】

【図1】本発明の一実施例にかかる構成を示すブロック図である。

【図2】ATMスイッチの入出力ポートP2及びP3のVP1、VC1変換テーブルTsにおけるVP1、VC1の変換を示す説明図である。

【図3】ATMスイッチのVP1、VC1変換テーブルTsからATMスイッチ用制御装置のAA1、履制御テーブルTaへのVP1、VC1の登録を示す説明図である。

【図4】ATMスイッチ用制御装置におけるAA1、履制御テーブルTaからVP1、VC1変換テーブルTsへのVP1、VC1の変換を示す説明図である。

【図5】ATMセルの構成を示す説明図である。

【図6】ATMスイッチ用制御装置のVP1、VC1登

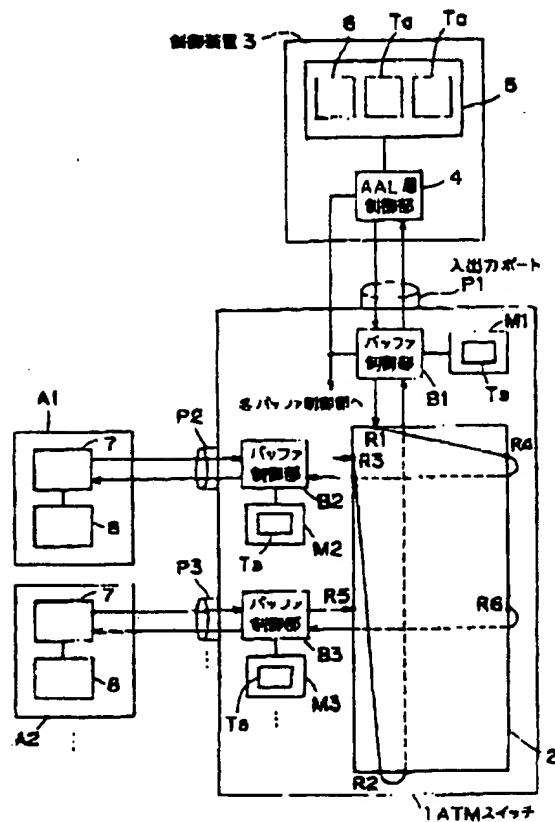
録テーブルにおいて、VPI 1 の登録を 256 個指定したときの VCI 1 の登録を示す説明図である。

【図 7】制御装置の VPI, VCI 登録テーブルにおいて、VPI 1 の登録を 1 個指定したときの VCI 1 の登録を示す説明図である。

【符号の説明】

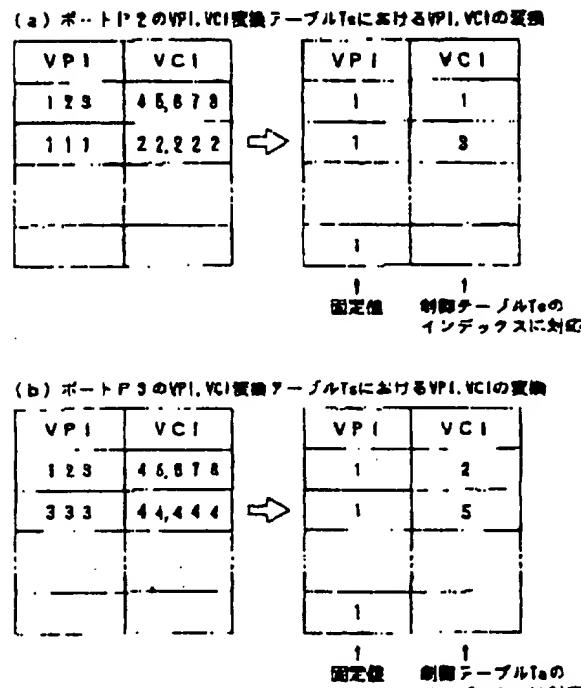
- 1 ATMスイッチ
- 3 制御装置
- 4 AAL層制御部
- Tc, Ts VPI, VCI変換テーブル
- Ta AAL層制御テーブル

【図 1】

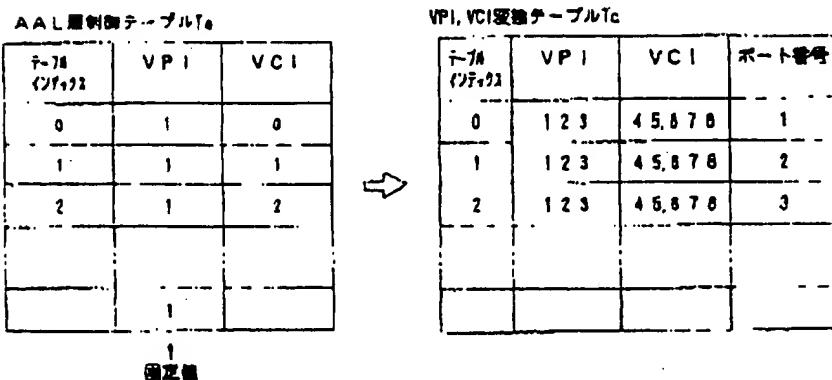


Tc...AAL層制御テーブル
Ts...VPI, VCI変換テーブル

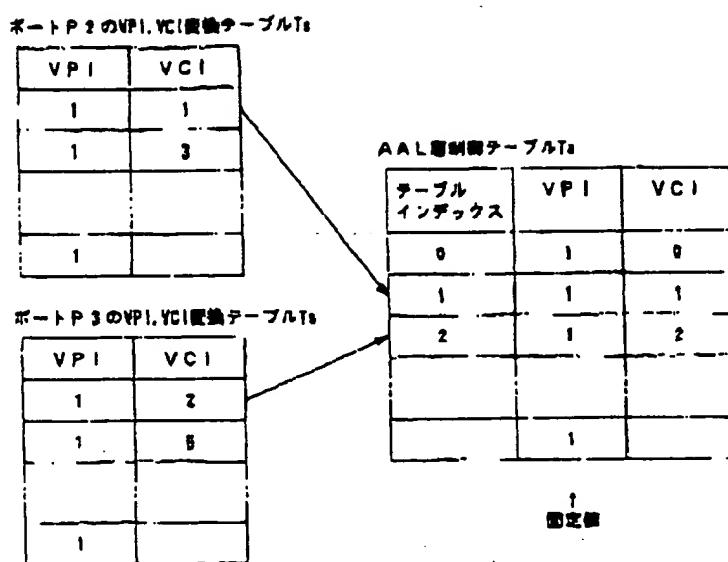
【図 2】



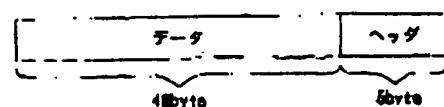
【図 4】



【図3】



【図5】



【図6】

トータル (7+72)	VPI	VCI
0	0	0
1	0	1
2	0	2
6	0	6
7	0	7
8	1	0
9	1	1
2039	254	6
2040	254	7
2041	255	0
2042	255	1
2046	255	6
2047	255	7

【図7】

トータル (7+72)	VPI	VCI
0	0	0
1	0	1
2	0	2
2046	0	2046
2047	0	2047

↑ 実際に使用される番号

↑ 使用されない

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (uspto)